

Prognostics and Health Management (PHM), імплементація положень якої вимагає визначення критичних компонентів системи [1], зокрема – вагону.

На етапі визначення критичних компонентів, причин та наслідків їх відмов найбільш доцільним є використання експертних методів, зокрема Failure Mode and Effects Analysis (FMEA) [2]. Виходячи з національних особливостей ведення обліку пошкоджень та їх причин, актуальним слід вважати дослідження спрямовані на застосування FMEA для визначення найбільш критичних вузлів вагонів основних типів, спираючись саме на експертні оцінки. Результати таких досліджень закладуть основу для визначення критичності впливу факторів умов експлуатації та удосконалення методів контролю та повагонного обліку цих факторів.

Дослідження були проведені в 2018 році і в рамках доповіді хочеться звернути увагу на певну частину результатів, що стосується різниці частоти відмов певних елементів в світі та в Україні.

Аналіз причин сходу рухомого складу за залізницях Північної Америки показує, що близько половини усіх відмов вантажних вагонів припадає на елементи колісних пар, четверть – на раму та кузов, 12-13% - колія. На гальмівну систему потяга припадає 7-16% інцидентів. Аналогічні дослідження Європейських колег, стосовно інцидентів пов'язаних з відмовою елементів рухомого складу дають такі результати: вісі – 41%; колеса – 18%; візки – 22%; інші відмови, в тому числі відмови гальмівної системи – 18%.

В той же час, аналіз інцидентів по вагонному господарству України, показує, що більше 40% причин – відмова гальмівної системи. Дані аналізувалися за період в 7 років, що практично виключає вплив випадкових та обмежених в часі факторів. Така ситуація вкрай нетипова для більшості залізниць світу. Чи говорить це про бездоганну надійність інших елементів вітчизняних вагонів, чи є якась інша причина? Для отримання відповіді на це питання проведено додаткові дослідження, що дали змогу порівняти експертну оцінку очікуваної долі відмов певних вузлів вагонів зі звітними даними галузевих документів.

Застосування кореляційного аналізу показує, що коефіцієнт кореляції Пірсона буде $r=0,186$, що аж ніяк не відповідає очікуванням. Найбільша невідповідність спостерігається за усіма складовими колісної пари, за пневматичною частиною гальмівної системи та відмовами рами візка. Якщо виконати повторні розрахунки коефіцієнта кореляції виключивши зі спостережень відмови вказаних елементів, отримаємо значення $r=0,893$. На думку автора, отримані дані можуть вказувати на недосконалість системи обліку відмов по трьом елементам вагону: колісна пара, рама візка, гальмівна система.

Література

1. W. Gregory, A. Brian, and H. Moneer (2016) “A review of diagnostic and prognostic capabilities and best practices for manufacturing,” in Journal of Intelligent Manufacturing, pp. 1-17.
2. Garc'ia Marquez, F. P., Weston, P., & Roberts, C. (2007). ‘ Failure analysis and diagnostics for railway trackside equipment. Engineering Failure Analysis, 14(8), 1411– 1426. Retrieved from <http://www.sciencedirect.com/science/article/pii/S1350630707000556>

*д-р т.н., проф. Мирошник М. А. (УкрГУЖТ),
к.т.н., доц. Шкиль А. С., к.т.н., доц. Рахлис Д. Е.,
к.т.н., доц. Кулак Э. Н.,
канд. техн. наук Пахомов Ю. В.
(ХНУРЭ, г. Харьков)*

ПРИМЕНЕНИЕ СИНХРОНИЗИРУЮЩИХ ПОСЛЕДОВАТЕЛЬНОСТЕЙ ДЛЯ ПРОВЕДЕНИЯ НЕРАЗРУШАЮЩЕГО ЭКСПЕРИМЕНТА ПО ПРОВЕРКЕ КОНЕЧНЫХ АВТОМАТОВ

Предложен метод обнаружения и локализации ошибок проектирования в HDL-моделях конечных автоматов (КА) с произвольными выходными функциями. Диагностический эксперимент (ДЕ) проводится в обход всех дуг автомата Мили, начиная с начальной вершины, в том числе для машин класса «неисключительный». Чтобы обеспечить возврат автомата с возможной ошибкой проектирования в исходное состояние, предлагается использовать синхронизирующие последовательности. ДЕ проводились в среде разработки Active-HDL.

Наиболее сложным и дорогостоящим этапом (70% от общего времени) в текущем цикле проектирования цифровых устройств (ЦУ) является функциональная проверка, т.е. процесс обнаружения, локализации и устранения ошибок в модели системы. Распространенным методом в описании специализированных ЦУ обработки данных и управления является КА, форма представления которого - это таблица переходов-выходов / состояний) и график переходов КА (диаграмма состояний, ДС), построенный на ее основе. Основной формой описания проектов ЦУ в САПР является язык описания аппаратуры (ЯОА - HDL), поэтому объектом проверки является модель ЦУ с использованием ЯОА (HDL-код). Исходя из этого, актуальной задачей является разработка процедур проверки ошибок проектирования в HDL-моделях КА для табличных или графических форм спецификации [1].

Одним из способов описания моделей ЦУ в форме КА на языке VHDL является шаблон КА, т.е. способ

описания моделей управляющего КА спецификация которых определяется таблицей состояний, в которой функции переходов / выходов изолированы в отдельные процессы, а присвоение нового состояния осуществляется в специальном процессе, связанном с синхронизацией. Выбор фрагментов HDL-кода, описывающий поведение КА в стиле «шаблон КА», позволяет выявлять ошибки проектирования, такие как «неправильный переход на диаграмме состояний». Для их обнаружения и локализации проведем стандартный ДЕ на автоматах КА (обходя все дуги для КА Мили, обходя все узлы для КА Мура). Класс рассматриваемого КА и методы его описания должны удовлетворять определенным условиям, КА должны быть «исключительным» классом, т.е. иметь разные выходные функции для каждого состояния или перехода. Для «неисключительного» класса КА один обход всех дуг на диаграмме состояний не гарантирует обнаружение всех ошибок проектирования [3].

Для HDL-моделей конечных автоматов вводятся модели ошибки проектирования такие как: «замена оператора» (логическая или арифметическая), которая соответствует ошибке в функции перехода / вывода, и «замена операнда» (в присваивании или условном выражении), что соответствует ошибке при присвоении нового состояния или выходного сигнала.

На основе обхода ДС строится тест, а по результатам его прохождения и сравнения со спецификацией (выходной функцией) строится вектор экспериментальных тестов (VEC). Затем, анализируя таблицу маршрутизации обхода графа (тестовая матрица) и анализируя ДС, выявляется / обнаруживается ошибочная дуга (дуга). В этом случае ошибка в HDL-коде, скорее всего, находится внутри фрагмента кода шаблона КА, связанного с узлом (состоянием), из которого исходит ошибочная дуга. В качестве элементарного теста при проведении ДЭ используется реализация определенного маршрута обхода графа. Дерево решений строится для реализации стратегии обхода всех дуг на ДС. Результатом проведения ДЕ по обходу диаграммы состояний является вектор экспериментальных испытаний VEC (1).

$$D = \bigcap_{V_j=1} M_j - \bigcup_{V_j=0} M_j \quad D = \bigcup_{V_j=1} M_j - \bigcup_{V_j=0} M_j \quad (1)$$

Для построения теста реализуется смешанная стратегия обхода всех дуг диаграммы состояний, начиная с начального узла, при условии допустимости более одной дуги, т.е. «неразрушимый» эксперимент, в котором в конце каждого теста КА автоматически или принудительно возвращается в исходное состояние. Проверяются все отдельные неисправности этих переходов и корректность функций возбуждения автомата, обеспечивающего эти переходы. ДЕ по HDL-модели КА состоит из применения к нему входных

эффектов в соответствии с выбранной стратегией обхода диаграммы состояний автомата-автомата, получения выходных реакций в виде выходных сигналов или списка состояний КА на осциллограмме или в списке диаграмм состояний в обход файла и сравнение полученных реакций со спецификацией которого сделан вывод, что HDL-модель соответствует спецификации [2].

Если в спецификации КА указываются только выходные значения для определенных входных значений, и диаграмма состояний будет построена на последующих этапах проектирования, то КА могут выходить за пределы исключительного класса автоматов КА, и тест, построенный для эталонной диаграммы состояний, может не идентифицировать определенные ошибки проектирования. Эта проблема является предметом данной работы.

Для описания диаграммы состояний используем модифицированную матрицу смежности, где для каждого узла диаграммы в ячейках матрицы указаны имена дуг, соединяющих данный узел для преемников, т.е. в одной ячейке может быть более одной дуги (мультиграф).

Для реализации стратегии обхода всех дуг диаграммы (в «ручном» режиме построения теста) построено двоичное дерево решений (дерево обхода графа) с использованием алгоритма. Число обходных маршрутов диаграммы состояний равно количеству конечных узлов (узлов, которые не имеют преемников) дерева решений. Стратегия обхода всех дуг диаграммы может быть представлена в виде тестовой матрицы, в последнем столбце которой указаны контрольные значения функции выходов КА. Анализируя тестовую матрицу, можно построить матрицу комбинированных испытаний. В этом случае VEC будет $V=(P1, P2, P4 + P2, P3 + P5)$.

Авторами было проведено несколько ДЕ в поисках ошибок проектирования в VHDL-моделях КА: «ошибочное назначение нового состояния»; «ошибка в условном операторе if»; «ошибка в назначении выходного сигнала»; «ошибка назначения нового состояния»

Результат четвертого ДЕ выходной функции (y) совпал с эталоном, что не предполагает ошибки в модели VHDL. Но если проанализировать сигнал, то видно, что после третьего теста, КА не возвращается в исходное состояние a0, но функция вывода дает правильный результат, это связано с тем, что данный КА не принадлежит к «исключительному» классу КА, который имеет разные выходные функции для каждого состояния, для всех дуг, кроме дуги h, выход y=0.

Рассматриваемая ошибка проектирования (nextstate <= a3 вместо nextstate <= a0) генерирует новую дугу с из состояния a1, но функция вывода для них одинакова.

Этот пример подтверждает, что построение теста, основанного на простой стратегии «однократного обхода всех дуг диаграммы» на эталонной диаграмме состояний, не гарантирует нахождение всех ошибок проектирования в HDL-модели для неисключительного класса КА.

Основная задача при выполнении «неразрушимого» ДЕ с возможностью возврата КА в исходное состояние независимо от результата следующего теста. Для этих целей целесообразно использовать синхронизирующие последовательности (СП) автоматов [3]. Входная последовательность КА, которая устанавливает его в определенное конечное состояние, независимо от состояния выхода и начального состояния, называется СП. Если КА задан таблицей состояний, то КА имеет СП в том случае, если существует входная последовательность, такая что множество переходов КА определяет отображение набора его состояний в определенное состояние, когда входная последовательность установлена на КА, т.е. СП для данного КА можно найти из синхронизирующего дерева, которое является деревом-преемником, СП должны находиться в конце каждого входного слова элементарного теста [2].

Анализ waveform позволяет сделать два вывода: а) после завершения каждого теста, даже для ошибочной модели VHDL, КА возвращается в исходное состояние, т.е. выполняется «неразрушимый» ДЕ; б) для тестов с СП выходное значение у не совпадает с эталоном.

Расположение ошибки в обходном маршруте диаграммы состояний определяется по формуле 1: $\{c\}$, т.е. на диаграмме состояний найдена ошибочная дуга с. По VHDL-коду, соответствующему исходящим дугам, находим ошибочный оператор $nextstate \leq a3$.

ДЕ, выполненные в рамках моделей VHDL конечных КА, представленных в виде шаблона КА, показали, что один обход всех дуг диаграммы состояний автомата Мили с возвратом в исходное состояние обнаруживает / локализует ошибки проектирования в коде HDL, такие как «замена оператора» или «замена операнда». Для эксклюзивного класса КА, один обход может обнаружить одну и несколько ошибок проектирования, которые изменяют функции переходов и выходов КА. Для неисключительного класса КА для проведения «неразрушимого эксперимента» предлагается использовать СП, которые переводят КА из любого состояния в данное состояние. Предложенный подход позволил выявить и локализовать ошибки проектирования для HDL-моделей КА с произвольной функцией вывода.

Список литературы

1. Berejnaia M. Synchronizing sequences in finite determinate machines / M. Berejnaia // Bulletin NTU "KPI". – 2008. – № 57. – P. 7-15.

2. Шкіль А. С. Обнаружение ошибок проектирования в HDL-моделях конечных автоматов с использованием синхронизирующих последовательностей / [А.С. Шкіль, М.А. Мирошник, Э.Н. Кулак, А.С. Гребенюк, Д.Е. Кучеренко] // Радіоелектроніка та інформатика: наук.-техн. журнал. – Харків: ХНУРЕ, 2016. – № 3 (74) – С. 39-46

3. Шкіль О. С. Проведення діагностичних експериментів у керуючих автоматах з використанням синхронізуючих послідовностей / [О.С. Шкіль, М.А. Мірошник, Ю.В. Пахомов, Д.Г. Караман] // Радіоелектроніка та інформатика: наук.-техн. журнал. – Харків: ХНУРЕ, 2018. – № 3 – С. 82-89.

Індик С. В. (УкрДУЗТ)

МЕТОДИ КОМБІНУВАННЯ ЗАВАДОСТІЙКИХ КОДІВ

Для систем передачі даних розроблено велику кількість завадостійких кодів, що відрізняються функціональним призначенням, можливостями по виявленню і виправленню помилок, використовуваними алгоритмами кодування і декодування, структурою кодових слів, надмірністю і рядом інших класифікаційних ознак. Обрати оптимальний код можна порівнявши кількість слів. Чим їх більше, при тій самій довжині коду і мінімальній відстані, тим краще. Або, що є еквівалентом, оцінивши довжину коду, при умові однакової надмірності і мінімальній відстані. Та в багатьох прикладних питаннях виникають специфічні додаткові обмеження на коди. Наприклад, може виявитися, що блокова довжина або число інформаційних символів повинні мати певні виняткові значення, які відрізняються від параметрів стандартного коду. Отже розробка нових або оптимізація все існуючих кодів являється актуальною задачею для підвищення ефективності та якості функціонування сучасних телекомунікаційних систем. В роботі досліджуються методи для розробки нових кодових конструкцій. Серед досліджуваних методів можна виділити прямий добуток двох кодів, пряму суму кодів, послідовне з'єднання кодів, каскадування двох кодів, збільшення блокової довжини коду, зміну кількості кодових слів, конструкцію Пирета та інші.

Література

1. F.J. Mac Williams, N.J.A. Sloane. The theory of error-correcting codes. Part I, II – North – Holland publishing company, 1977 – 734 pages.

2. Elwyn R. Berlekamp. Algebraic coding theory – McGraw-hill book company, 1968 – 463 pages.